

DUAL BAND MICROWAVE AMPLIFIER

Patent number: JP11234148
Publication date: 1999-08-27
Inventor: IKEDA YUKIO; TAKAGI SUNAO; MORI KAZUTOMI
Applicant: MITSUBISHI ELECTRIC CORP
Classification:
- international: H04B1/04; H03F3/189; H03F3/68; H03G3/18;
H03H11/04
- european:
Application number: JP19980030190 19980212
Priority number(s):

Abstract of JP11234148

PROBLEM TO BE SOLVED: To obtain a small amplifier capable of coping with two signal frequencies by constituting a driver stage amplifier of a common small signal wide-band amplifier so as to control one of first and second high power amplifiers in an amplification mode and the other in a non-amplification mode.

SOLUTION: In the case of using a first signal frequency, a bias control circuit 7 controls a drain voltage and a gate voltage to control a first high power amplifier circuit 5 in an amplification mode and a second high power amplifier circuit 6 in a non-amplification mode. In the case of using a second signal frequency, this operating condition is inverted. On the side of non-amplification mode, the drain voltage and the gate voltage of the high power amplifier circuit are set to zero volt. At the time of coming into a nonoperating state as the drain voltage and the gate voltage become zero volt, a microwave band amplifier shows attenuation characteristic, while the reflection characteristic on an input/output side approaches a full reflection. In addition, with a band rejection filter inserted, mutual interference is further prevented.

Data supplied from the esp@cenet database - Patent Abstracts of Japan

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-234148

(43) 公開日 平成11年(1999) 8月27日

(51) Int.Cl.⁸

識別記号

F I

H 0 4 B 1/04

H 0 4 B 1/04

A

B

H 0 3 F 3/189

H 0 3 F 3/189

B

3/68

3/68

A

H 0 3 G 3/18

H 0 3 G 3/18

審査請求 未請求 請求項の数 5 O L (全 9 頁) 最終頁に続く

(21) 出願番号

特願平10-30190

(22) 出願日

平成10年(1998) 2月12日

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 池田 幸夫

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(72) 発明者 高木 直

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(72) 発明者 森 一富

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

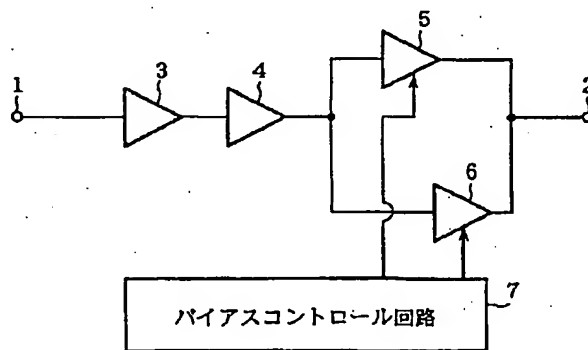
(74) 代理人 弁理士 田澤 博昭 (外1名)

(54) 【発明の名称】 デュアルバンドマイクロ波増幅器

(57) 【要約】

【課題】 従来のデュアルバンドマイクロ波増幅器は、1の信号周波数に対する多段増幅器と、第2の信号周波数に対する多段増幅器を別個に設け、両者を選択的に増幅動作させる構成としているので、回路が大型化するという課題があった。

【解決手段】 第1の信号周波数と第2の信号周波数を増幅する任意の段数の小信号広帯域増幅器と、前記第1の信号周波数を増幅する第1の高出力増幅器および第2の高出力増幅器と、前記第1の高出力増幅器を増幅動作させ、前記第2の高出力増幅器を非増幅動作とし、前記第1の高出力増幅器を非増幅動作とし、前記第2の高出力増幅器を増幅動作とする制御器とを備えたものである。



3、4 : 広帯域増幅器

5、6 : 高出力増幅器

7 : バイアスコントロール回路 (制御器)

【特許請求の範囲】

【請求項 1】 2つ以上の信号周波数を選択的あるいは同時に増幅するデュアルバンドマイクロ波増幅器において、第 1 の信号周波数と第 2 の信号周波数を増幅する任意の段数の小信号広帯域増幅器と、前記小信号広帯域増幅器で増幅出力された前記第 1 の信号周波数を増幅する第 1 の高出力増幅器と、前記小信号広帯域増幅器で増幅出力された前記第 2 の信号周波数を増幅する第 2 の高出力増幅器と、前記第 1 の信号周波数を増幅する場合には、前記第 1 の高出力増幅器を増幅動作させ、前記第 2 の高出力増幅器を非増幅動作とし、前記第 2 の信号周波数を増幅する場合には、前記第 1 の高出力増幅器を非増幅動作とし、前記第 2 の高出力増幅器を増幅動作させる制御器とを備えたことを特徴とするデュアルバンドマイクロ波増幅器。

【請求項 2】 第 1 の高出力増幅器の入力側整合回路及び出力側整合回路のどちらか片方あるいは両方に、第 1 の信号周波数を通過させ第 2 の信号周波数を遮断するバンドリジェクションフィルタ機能を有する整合回路を使用し、第 2 の高出力増幅器の入力側整合回路及び出力側整合回路のどちらか片方あるいは両方に、第 2 の信号周波数を通過させ第 1 の信号周波数を遮断するバンドリジェクションフィルタ機能を有する整合回路を使用したことを特徴とする請求項 1 記載のデュアルバンドマイクロ波増幅器。

【請求項 3】 第 1 の高出力増幅器の入力側整合回路及び出力側整合回路のどちらか片方あるいは両方に、第 1 の信号周波数を通過させ第 2 の信号周波数を遮断するハイパスフィルタ機能を有する整合回路を使用し、第 2 の高出力増幅器の入力側整合回路及び出力側整合回路のどちらか片方あるいは両方に、第 2 の信号周波数を通過させ第 1 の信号周波数を遮断するローパスフィルタ機能を有する整合回路を使用したことを特徴とする請求項 1 記載のデュアルバンドマイクロ波増幅器。

【請求項 4】 第 1 の信号周波数を通過させ第 2 の信号周波数を遮断するバンドリジェクションフィルタ機能を有する整合回路は、第 1 のキャパシタと第 1 のインダクタで構成される第 1 の信号周波数に対する直列共振回路と、この直列共振回路と並列に接続し、その容量値が前記第 1 のキャパシタの 3 分の 1 である第 2 のキャパシタを設けた容量回路を有し、第 2 の信号周波数を通過させ前記第 1 の信号周波数を遮断するバンドリジェクションフィルタ機能を有する整合回路は、第 3 のキャパシタと第 2 のインダクタで構成される第 2 の信号周波数に対する直列共振回路と、この直列共振回路と並列に接続し、そのインダクタンス値が前記第 2 のインダクタの 3 倍である第 3 のインダクタを設けたインダクタ回路を有することを特徴とする請求項 2 記載のデュアルバンドマイクロ波増幅器。

【請求項 5】 第 1 の信号周波数を通過させ第 2 の信号

周波数を遮断するバンドリジェクションフィルタ機能を有する整合回路は、第 1 の信号周波数で約四分の一波長の長さを有するマイクロストリップ線路の先端をコンデンサを介してあるいは直接的に短絡する先端短絡線路を有する反射回路を含み、第 2 の信号周波数を通過させ前記第 1 の信号周波数を遮断するバンドリジェクションフィルタ機能を有する整合回路は、前記第 1 の信号周波数を通過させ第 2 の信号周波数を遮断するバンドリジェクションフィルタ機能を有する整合回路と、前記第 1 の信号周波数で約四分の一波長の長さを有するマイクロストリップ線路の先端を開放とする先端開放線路を有する反射回路を含むことを特徴とする請求項 2 記載のデュアルバンドマイクロ波増幅器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、衛星通信、地上マイクロ波通信、移動体通信等に使用し、2つ以上の信号周波数帯で動作するデュアルバンドマイクロ波増幅器に関するものである。

【0002】

【従来の技術】図 8 は、例えば、ANADIGICS 社カタログ「900/1900 Dual Band D AMPS GaAs IC Power Amplifier」に示された従来のデュアルバンドマイクロ波増幅器の構成図である。図において、101 は第 1 の信号周波数に対する増幅器 200 の入力端子、102 は第 1 の信号周波数に対する増幅器 200 の出力端子、103 は第 1 の信号周波数に対する初段増幅器、104 は第 1 の信号周波数に対する後段増幅器、105 は第 1 の信号周波数に対する増幅器 200 の初段整合回路、106 は第 1 の信号周波数に対する増幅器 200 の後段整合回路、107 は第 1 の信号周波数に対する初段増幅器 103 のドレインバイアス端子、108 は第 1 の信号周波数に対する後段増幅器 104 のドレインバイアス端子である。

【0003】109 は第 2 の信号周波数に対する増幅器 201 の入力端子、110 は第 2 の信号周波数に対する増幅器 201 の出力端子、111 は第 2 の信号周波数に対する初段増幅器、112 は第 2 の信号周波数に対する中段増幅器、113 は第 2 の信号周波数に対する終段増幅器、114 は第 2 の信号周波数に対する増幅器 201 の初段整合回路、115 は第 2 の信号周波数に対する増幅器 201 の中段整合回路、116 は第 2 の信号周波数に対する増幅器 201 の終段整合回路、117 は第 2 の信号周波数に対する初段増幅器 111 のドレインバイアス端子、118 は第 2 の信号周波数に対する中段増幅器 112 のドレインバイアス端子、119 は第 2 の信号周波数に対する終段増幅器 113 のドレインバイアス端子、120 はバイアスコントロール回路 121 の電源電圧入力端子、122 はバイアスコントロール回路 121

のコントロール端子であり、このコントロール端子 1 2 2 に入力される制御信号は、例えば携帯器が受信している受信周波数が「1」であるか「2」であるかを判別して発生されるものである。G 1 ~ G 5 は初段増幅器 1 0 3、後段増幅器 1 0 4、初段増幅器 1 1 1、中段増幅器 1 1 2、終段増幅器 1 1 3 のゲート端子である。

【0004】次に動作について説明する。従来のデュアルバンドマイクロ波増幅器を第 1 の信号周波数で使用する場合には、制御信号をコントロール端子 1 2 2 に入力し、バイアスコントロール回路 1 2 1 からのゲート信号を第 1 の信号周波数に対する増幅器 2 0 0 に供給して該増幅器を増幅動作させ、第 2 の信号周波数に対する増幅器 2 0 1 のゲート端子 G 3 ~ G 5 に印加する電圧をピンチオフ付近に設定し該増幅器を非増幅動作とする。また、反対にデュアルバンドマイクロ波増幅器を第 2 の信号周波数で使用する場合には、バイアスコントロール回路 1 2 1 からのゲート信号を第 2 の信号周波数に対する増幅器 2 0 1 に供給して該増幅器を増幅動作させ、第 1 の信号周波数に対する増幅器 2 0 0 のゲート端子 G 1、G 2 に印加する電圧をピンチオフ付近に設定し該増幅器を非増幅動作とする。

【0005】

【発明が解決しようとする課題】従来のデュアルバンドマイクロ波増幅器は、以上のように構成されているので、多段構成の第 1 の信号周波数に対する増幅器と第 2 の信号周波数に対する多段増幅器を別個に設けて、バイアスコントロール回路により、両者を選択的に増幅動作させる構成としている。この結果、2 つの信号周波数に対する増幅器は本来の性能を発揮する利点はあるが、回路が大型化するという課題があった。この発明は上記のような課題を解決するためになされたもので、小型で、2 つの信号周波数に対応できるデュアルバンドマイクロ波増幅器を得ることを目的とする。

【0006】

【課題を解決するための手段】この発明に係るデュアルバンドマイクロ波増幅器は、第 1 の信号周波数と第 2 の信号周波数を増幅する任意の段数の小信号広帯域増幅器と、前記小信号広帯域増幅器で増幅出力された前記第 1 の信号周波数を増幅する第 1 の高出力増幅器と、前記小信号広帯域増幅器で増幅出力された前記第 2 の信号周波数を増幅する第 2 の高出力増幅器とを備え、制御器は前記第 1 の信号周波数を増幅する場合には、前記第 1 の高出力増幅器を増幅動作させ、前記第 2 の高出力増幅器を非増幅動作とし、前記第 2 の信号周波数を増幅する場合には、前記第 1 の高出力増幅器を非増幅動作とし、前記第 2 の高出力増幅器を増幅動作させるものである。

【0007】この発明に係るデュアルバンドマイクロ波増幅器は、第 1 の高出力増幅器の入力側整合回路及び出力側整合回路のどちらか片方あるいは両方に、第 1 の信号周波数を通過させ第 2 の信号周波数を遮断するバンド

リジェクションフィルタ機能を有する整合回路を使用し、第 2 の高出力増幅器の入力側整合回路及び出力側整合回路のどちらか片方あるいは両方に、第 2 の信号周波数を通過させ第 1 の信号周波数を遮断するバンドリジェクションフィルタ機能を有する整合回路を使用したものである。

【0008】この発明に係るデュアルバンドマイクロ波増幅器は、第 1 の高出力増幅器の入力側整合回路及び出力側整合回路のどちらか片方あるいは両方に、第 1 の信号周波数を通過させ第 2 の信号周波数を遮断するローパスフィルタ機能を有する整合回路を使用し、第 2 の高出力増幅器の入力側整合回路及び出力側整合回路のどちらか片方あるいは両方に、第 2 の信号周波数を通過させ第 1 の信号周波数を遮断するローパスフィルタ機能を有する整合回路を使用したものである。

【0009】この発明に係るデュアルバンドマイクロ波増幅器は、第 1 の信号周波数を通過させ第 2 の信号周波数を遮断するバンドリジェクションフィルタ機能を有する整合回路は、第 1 のキャパシタと第 1 のインダクタで構成される第 1 の信号周波数に対する直列共振回路と、この直列共振回路と並列に接続し、その容量値が前記第 1 のキャパシタの 3 分の 1 である第 2 のキャパシタを設けた容量回路を有し、第 2 の信号周波数を通過させ前記第 1 の信号周波数を遮断するバンドリジェクションフィルタ機能を有する整合回路は、第 3 のキャパシタと第 2 のインダクタで構成される第 2 の信号周波数に対する直列共振回路と、この直列共振回路と並列に接続し、そのインダクタンス値が第 2 のインダクタの 3 倍である第 3 のインダクタを設けたインダクタ回路を有するものである。

【0010】この発明に係るデュアルバンドマイクロ波増幅器は、第 1 の信号周波数を通過させ第 2 の信号周波数を遮断するバンドリジェクションフィルタ機能を有する整合回路は、第 1 の信号周波数で約四分の一波長の長さを有するマイクロストリップ線路の先端をコンデンサを介してあるいは直接的に短絡する先端短絡線路を有する反射回路を含み、第 2 の信号周波数を通過させ前記第 1 の信号周波数を遮断するバンドリジェクションフィルタ機能を有する整合回路は、前記第 1 の信号周波数を通過させ第 2 の信号周波数を遮断するバンドリジェクションフィルタ機能を有する整合回路と、前記第 1 の信号周波数で約四分の一波長の長さを有するマイクロストリップ線路の先端を開放とする先端開放線路を有する反射回路を含むものである。

【0011】

【発明の実施の形態】実施の形態 1. 図 1 は、この発明の実施の形態 1 におけるデュアルバンドマイクロ波増幅器の構成図であり、図 1 において、1 は共通入力端子、2 は共通出力端子、3 は 1 段目広帯域増幅器、4 は 2 段目広帯域増幅器、5 は第 1 の信号周波数に対する 3 段目

高出力増幅器、6は第2の信号周波数に対する3段目高出力増幅器、7はバイアスコントロール回路(制御器)である。

【0012】次に動作について説明する。第1の信号周波数でデュアルバンドマイクロ波増幅器を使用する場合には、バイアスコントロール回路7によるドレイン電圧またはゲート電圧制御により、第1の信号周波数に対する3段目高出力増幅器5を増幅動作、第2の信号周波数に対する3段目高出力増幅器6を非増幅動作とする。このとき、第2の信号周波数に対する3段目高出力増幅器6のドレイン電圧およびゲート電圧は零ボルトとする。

【0013】同様に、第2の信号周波数でデュアルバンドマイクロ波増幅器を使用する場合には、第2のバイアスコントロール回路7によるドレイン電圧またはゲート電圧制御により、第1の信号周波数に対する3段目高出力増幅器5を非増幅動作、第2の信号周波数に対する3段目高出力増幅器6を増幅動作とする。このとき、第1の信号周波数に対する3段目高出力増幅器5のドレイン電圧およびゲート電圧は零ボルトとする。

【0014】マイクロ波増幅器は、ゲート電圧零ボルト制御またはドレイン電圧零ボルト制御で非増幅動作状態になると、減衰特性を示すとともに、入出力側の反射特性は全反射に近づくことを実験的に確認した。このことから、デュアルバンド増幅器を第1の信号周波数で使用する場合には、第1の信号周波数に対する3段目高出力増幅器5と第2の信号周波数に対する3段目高出力増幅器6を入力側及び出力側にスイッチを設けて切替えなくとも、第2の信号周波数に対する3段目高出力増幅器6は、第1の信号周波数に対する3段目高出力増幅器5の動作、特性に影響を与えない。デュアルバンド増幅器を第2の信号周波数で使用する場合も、同様に、第1の信号周波数に対する3段目高出力増幅器5は、第2の信号周波数に対する3段目高出力増幅器6の動作、特性に影響を与えない。

【0015】以上のように、この実施の形態1によれば、デュアルバンドマイクロ波増幅器を、共通の小信号広帯域増幅器を用いて構成したので、部品点数の削減による小型化が実現できる。また、第1及び第2の信号周波数に対する増幅器をゲート電圧制御またはドレイン電圧制御によって切り替えることにより、スイッチを用いることなく、第1の信号周波数に対する増幅器と第2の信号周波数に対する増幅器の相互干渉を防ぐことができる効果が得られる。

【0016】実施の形態2。図2は、この発明の実施の形態2におけるデュアルバンドマイクロ波増幅器の構成図であり、前記図1と同一部分には同一符号を付して重複説明を省略する。図2において、8は第1の半導体素子、9は第2の信号周波数を遮断するバンドリジエクションフィルタ機能を有し、第1の信号周波数に対してインピーダンス整合を実現する入力回路(入力側整合回

路)、10は第2の信号周波数を遮断するバンドリジエクションフィルタ機能を有し、第1の信号周波数に対してインピーダンス整合を実現する出力回路(出力側整合回路)であり、これ等第1の半導体素子8、入力回路9、出力回路10により、バンドリジエクションフィルタ機能を有する第1の信号周波数に対する3段目高出力増幅器51を構成している。

【0017】11は第2の半導体素子、12は第1の信号周波数を遮断するバンドリジエクションフィルタ機能を有し、第2の信号周波数に対してインピーダンス整合を実現する入力回路(入力側整合回路)、13は第1の信号周波数を遮断するバンドリジエクションフィルタ機能を有し、第2の信号周波数に対してインピーダンス整合を実現する出力回路(出力側整合回路)であり、これ等第2の半導体素子11、入力回路12、出力回路13により、バンドリジエクションフィルタ機能を有する第2の信号周波数に対する3段目高出力増幅器52を構成している。

【0018】次に動作について説明する。第1の信号周波数でデュアルバンドマイクロ波増幅器を使用する場合には、バンドリジエクションフィルタ機能を有する第2の信号周波数に対する3段目高出力増幅器52の入出力側反射特性は、バンドリジエクションフィルタ機能により全反射となるので、バンドリジエクションフィルタ機能を有する第2の信号周波数に対する3段目高出力増幅器52は、バンドリジエクションフィルタ機能を有する第1の信号周波数に対する3段目高出力増幅器51の動作、特性に影響を与えない。

【0019】デュアルバンド増幅器を第2の信号周波数で使用する場合も、同様に、バンドリジエクションフィルタ機能を有する第1の信号周波数に対する3段目高出力増幅器51は、バンドリジエクションフィルタ機能を有する第2の信号周波数に対する3段目高出力増幅器52の動作、特性に影響を与えない。

【0020】以上のように、この実施の形態2によれば、第1及び第2の信号周波数に対する増幅器がバンドリジエクションフィルタ機能を有するインピーダンス整合回路を有する構成としたので、スイッチを用いることなく、第1の信号周波数に対する増幅器と第2の信号周波数に対する増幅器の相互干渉を防ぐことができる効果が得られる。

【0021】実施の形態3。図3は、この発明の実施の形態3におけるデュアルバンドマイクロ波増幅器の構成図であり、前記図1と同一部分には同一符号を付して重複説明を省略する。図3において、14は第1の信号周波数を通過させ、第2の信号周波数を遮断するローパスフィルタ機能を有し、第1の信号周波数に対してインピーダンス整合を実現する入力回路(入力側整合回路)、15は第1の信号周波数を通過させ、第2の信号周波数を遮断するローパスフィルタ機能を有し、第1の信号周

波数に対してインピーダンス整合を実現する出力回路（出力側整合回路）であり、これ等第 1 の半導体素子 8、入力回路 14、出力回路 15 により、バンドリジエクションフィルタ機能を有する第 1 の信号周波数に対する 3 段目高出力増幅器 53 を構成している。

【0022】16 は第 2 の信号周波数を通過させ、第 1 の信号周波数を遮断するハイパスフィルタ機能を有し、第 2 の信号周波数に対してインピーダンス整合を実現する入力回路（入力側整合回路）、17 は第 2 の信号周波数を通過させ、第 1 の信号周波数を遮断するハイパスフィルタ機能を有し、第 2 の信号周波数に対してインピーダンス整合を実現する出力回路（出力側整合回路）であり、これ等第 2 の半導体素子 11、入力回路 16、出力回路 17 により、ハイパスフィルタ機能を有する第 2 の信号周波数に対する 3 段目高出力増幅器 54 を構成している。

【0023】次に動作について説明する。第 1 の信号周波数でデュアルバンドマイクロ波増幅器を使用する場合には、ハイパスフィルタ機能を有する第 2 の信号周波数に対する 3 段目高出力増幅器 54 の入出力側反射特性は、ハイパスフィルタ機能により全反射となるので、ハイパスフィルタ機能を有する第 2 の信号周波数に対する 3 段目高出力増幅器 54 は、ローパスフィルタ機能を有する第 1 の信号周波数に対する 3 段目高出力増幅器 53 の動作、特性に影響を与えない。

【0024】デュアルバンド増幅器を第 2 の信号周波数で使用する場合も、同様に、ローパスフィルタ機能を有する第 1 の信号周波数に対する 3 段目高出力増幅器 53 は、ハイパスフィルタ機能を有する第 2 の信号周波数に対する 3 段目高出力増幅器 54 の動作、特性に影響を与えない。

【0025】以上のように、この実施の形態 3 によれば、第 1 及び第 2 の信号周波数に対する増幅器がハイパスあるいはローパスフィルタ機能を有するインピーダンス整合回路を有する構成としたので、スイッチを用いることなく、第 1 の信号周波数に対する増幅器と第 2 の信号周波数に対する増幅器の相互干渉を防ぐことができる効果が得られる。

【0026】実施の形態 4. 図 4 は、この発明の実施の形態 4 で用いる第 1 のバンドリジエクションフィルタ 55 の構成図であり、図 4 において、18 は第 1 のバンドリジエクションフィルタの入力端子、19 は第 1 のバンドリジエクションフィルタの出力端子、20 は第 1 のキャパシタ、21 は第 1 のインダクタ、22 は第 2 のキャパシタである。上記第 1 のインダクタ 21 と第 1 のキャパシタ 20 の値は、第 1 の信号周波数で直列共振するように選ぶものとする。また、第 2 のキャパシタ 44 の容量値は、第 1 のキャパシタ 42 の容量値の 3 分の 1 に選ぶ。

【0027】図 5 は、この発明の実施の形態 4 で用いる

第 2 のバンドリジエクションフィルタ 56 の構成図であり、図 5 において、23 は第 2 のバンドリジエクションフィルタの入力端子、24 は第 2 のバンドリジエクションフィルタの出力端子、25 は第 3 のキャパシタ、26 は第 2 のインダクタ、27 は第 3 のインダクタである。第 3 のキャパシタ 25 と第 2 のインダクタ 26 の値は、第 2 の信号周波数で直列共振するように選ぶものとする。また、第 3 のインダクタ 27 のインダクタ値は、第 2 のインダクタ 26 のインダクタ値の 3 倍に選ぶ。

【0028】この発明の実施の形態 4 のデュアルバンドマイクロ波増幅器は、図 2 に示すデュアルバンドマイクロ波増幅器において、第 2 の信号周波数を遮断するバンドリジエクションフィルタ機能を有し第 1 の信号周波数に対してインピーダンス整合を実現する入力回路 9 及び、第 2 の信号周波数を遮断するバンドリジエクションフィルタ機能を有し第 1 の信号周波数に対してインピーダンス整合を実現する出力回路 10 の、どちらか片方または両方が、第 1 のバンドリジエクションフィルタ 55 含み、第 1 の信号周波数を遮断するバンドリジエクションフィルタ機能を有し第 2 の信号周波数に対してインピーダンス整合を実現する入力回路 12、及び、第 1 の信号周波数を遮断するバンドリジエクションフィルタ機能を有し第 2 の信号周波数に対してインピーダンス整合を実現する出力回路 13 の、どちらか片方または両方が第 2 のバンドリジエクションフィルタ 57 を含むものである。

【0029】次に動作について説明する。上記のように、キャパシタ、インダクタ値を選ぶと、第 2 の信号周波数が第 1 の信号周波数の 2 倍の場合には、第 1 のバンドリジエクションフィルタの入力端子 18 と第 1 のバンドリジエクションフィルタの出力端子 19 の端子間インピーダンスは、第 1 の信号周波数で短絡、第 2 の信号周波数で開放となる。

【0030】また、第 2 のバンドリジエクションフィルタの入力端子 23 と第 2 のバンドリジエクションフィルタの出力端子 24 の端子間インピーダンスは、第 2 の信号周波数で短絡、第 1 の信号周波数で開放となる。

【0031】次に動作について説明する。第 1 の信号周波数でデュアルバンドマイクロ波増幅器を使用する場合には、第 2 のバンドリジエクションフィルタ 56 の入出力側反射特性は第 1 の信号周波数に対して全反射となるので、バンドリジエクションフィルタ機能を有する第 2 の信号周波数に対する 3 段目高出力増幅器 52 は、バンドリジエクションフィルタ機能を有する第 1 の信号周波数に対する 3 段目高出力増幅器 51 の動作、特性に影響を与えない。

【0032】デュアルバンド増幅器を第 2 の信号周波数で使用する場合も、同様に、バンドリジエクションフィルタ機能を有する第 1 の信号周波数に対する 3 段目高出力増幅器 51 は、バンドリジエクションフィルタ機能を

有する第2の信号周波数に対する3段目高出力増幅器52の動作、特性に影響を与えない。

【0033】以上のように、この実施の形態4によれば、第1及び第2の信号周波数に対する増幅器が、キャパシタとインダクタの直列共振回路とこれと並列に接続するキャパシタまたはインダクタで構成されるバンドリジエクションフィルタを有する構成としたので、スイッチを用いることなく、第1の信号周波数に対する増幅器と第2の信号周波数に対する増幅器の相互干渉を防ぐことができる効果が得られる。

【0034】実施の形態5。図6は、この発明の実施の形態5で用いる第1の反射回路57の構成図であり、図6において、28は第1の信号周波数で約4分の1波長の長さを有するマイクロストリップ線路、29はRF短絡用コンデンサである。図7は、発明の実施の形態5で用いる第2の反射回路58の構成図であり、図7において、30は第2の信号周波数で約4分の1波長の長さを有するマイクロストリップ線路である。

【0035】この発明の実施の形態5のデュアルバンドマイクロ波増幅器は、図2に示すデュアルバンドマイクロ波増幅器において、第2の信号周波数を遮断するバンドリジエクションフィルタ機能を有し第1の信号周波数に対してインピーダンス整合を実現する入力回路9、及び、第1の信号周波数を遮断するバンドリジエクションフィルタ機能を有し第2の信号周波数に対してインピーダンス整合を実現する出力回路10の、どちらか片方または両方が、第1の反射回路57を含み、第1の信号周波数を遮断するバンドリジエクションフィルタ機能を有し第2の信号周波数に対してインピーダンス整合を実現する入力回路12及び、第1の信号周波数を遮断するバンドリジエクションフィルタ機能を有し第2の信号周波数に対してインピーダンス整合を実現する出力回路13の、どちらか片方または両方が、第2の反射回路58を含むものである。

【0036】次に動作について説明する。第2の信号周波数が第1の信号周波数の約2倍である場合には、第1の反射回路57を見込むインピーダンスは、第1の信号周波数に対して開放、第2の信号周波数に対して短絡である。また、第2の反射回路58を見込むインピーダンスは、第1の信号周波数に対して短絡、第2の信号周波数に対して開放である。

【0037】このことから、第1の信号周波数でデュアルバンドマイクロ波増幅器を使用する場合には、第2の反射回路58が第1の信号周波数を全反射するので、バンドリジエクションフィルタ機能を有する第2の信号周波数に対する3段目高出力増幅器52は、バンドリジエクションフィルタ機能を有する第1の信号周波数に対する3段目高出力増幅器51の動作、特性に影響を与えない。

【0038】デュアルバンド増幅器を第2の信号周波数

で使用する場合も、同様に、バンドリジエクションフィルタ機能を有する第1の信号周波数に対する3段目高出力増幅器51は、バンドリジエクションフィルタ機能を有する第2の信号周波数に対する3段目高出力増幅器52の動作、特性に影響を与えない。

【0039】以上のように、この実施の形態5によれば、第1及び第2の信号周波数に対する増幅器が、4分の1波長の長さを有するマイクロストリップ線路で構成される第1及び第2の信号周波数に対する反射回路を有する構成としたので、スイッチを用いることなく、第1の信号周波数に対する増幅器と第2の信号周波数に対する増幅器の相互干渉を防ぐことができる効果が得られる。さらに、第1の信号周波数に対する増幅器は、4分の1波長の長さを有するマイクロストリップ線路による2倍波処理による波形整形効果により、効率が向上する。

【0040】

【発明の効果】以上のように、この発明によれば、従来2系統用いていたドライバー段増幅器を、共通の小信号広帯域増幅器で構成したので、部品点数の削減による小型化が実現できる。また、第1及び第2の信号周波数に対する増幅器をゲート電圧制御またはドレイン電圧制御により切り替えることにより、スイッチを用いることなく、第1の信号周波数に対する増幅器と第2の信号周波数に対する増幅器の相互干渉を防ぐことができる効果がある。

【0041】この発明によれば、上記と同様の理由で、部品点数の削減による小型化が実現できる。また、第1及び第2の信号周波数に対する増幅器がバンドリジエクションフィルタ機能を有するインピーダンス整合回路を有する構成としたので、スイッチを用いることなく、第1の信号周波数に対する増幅器と第2の信号周波数に対する増幅器の相互干渉を防ぐことができる効果がある。

【0042】この発明によれば、上記と同様の理由で、部品点数の削減による小型化が実現できる。また、第1及び第2の信号周波数に対する増幅器がハイパスあるいはローパスフィルタ機能を有するインピーダンス整合回路を有する構成としたので、スイッチを用いることなく、第1の信号周波数に対する増幅器と第2の信号周波数に対する増幅器の相互干渉を防ぐことができる効果がある。

【0043】この発明によれば、上記と同様の理由で、部品点数の削減による小型化が実現できる。また、第1及び第2の信号周波数に対する増幅器が、キャパシタとインダクタの直列共振回路とこれと並列に接続するキャパシタまたはインダクタで構成されるバンドリジエクションフィルタを有する構成としたので、スイッチを用いることなく、第1の信号周波数に対する増幅器と第2の信号周波数に対する増幅器の相互干渉を防ぐことができる効果がある。

【0044】この発明によれば、上記と同様の理由で、部品点数の削減による小型化が実現できる。また、第1及び第2の信号周波数に対する増幅器が、4分の1波長の長さを有するマイクロストリップ線路で構成される第1及び第2の信号周波数に対する反射回路を有する構成としたので、スイッチを用いることなく、第1の信号周波数に対する増幅器と第2の信号周波数に対する増幅器の相互干渉を防ぐことができる。さらに、第1の信号周波数に対する増幅器は、4分の1波長の長さを有するマイクロストリップ線路による2倍波処理による波形整形効果により、効率が向上する効果がある。

【図面の簡単な説明】

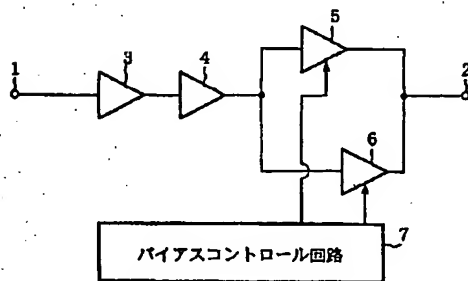
【図1】 この発明の実施の形態1によるデュアルバンドマイクロ波増幅器の構成図である。

【図2】 この発明の実施の形態2によるデュアルバンドマイクロ波増幅器の構成図である。

【図3】 この発明の実施の形態3によるデュアルバンドマイクロ波増幅器の構成図である。

【図4】 この発明の実施の形態4によるデュアルバンドマイクロ波増幅器に用いる第1のバンドリジエクションフィルタの構成図である。

【図1】



3、4：広帯域増幅器
5、6：高出力増幅器
7：バイアスコントロール回路（制御器）

【図5】 この発明の実施の形態4によるデュアルバンドマイクロ波増幅器に用いる第2のバンドリジエクションフィルタの構成図である。

【図6】 この発明の実施の形態5によるデュアルバンドマイクロ波増幅器に用いる第1の反射回路の構成図である。

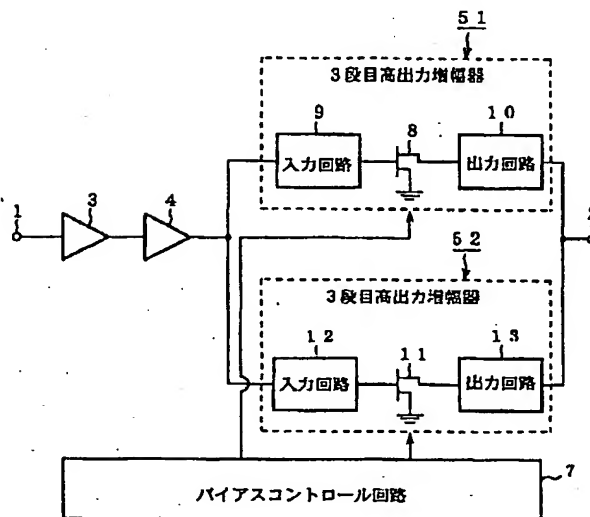
【図7】 この発明の実施の形態5によるデュアルバンドマイクロ波増幅器に用いる第2の反射回路の構成図である。

【図8】 従来のデュアルバンドマイクロ波増幅器の構成図である。

【符号の説明】

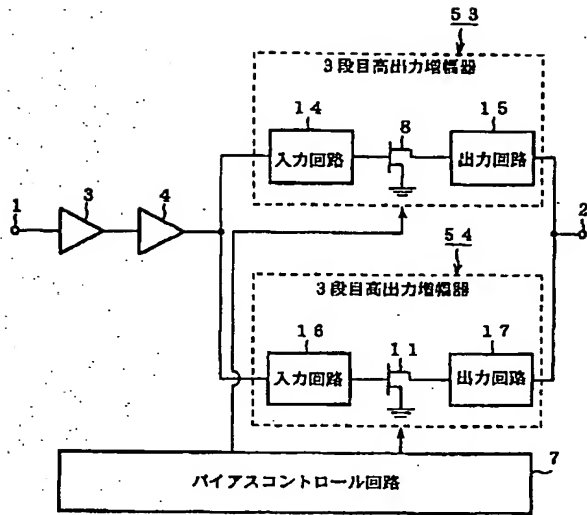
3、4 広帯域増幅器、5、6 高出力増幅器、7 バイアスコントロール回路（制御器）、9、12、14、16 入力回路（入力側整合回路）、10、13、15、17 出力回路（出力側整合回路）、20 第1のキャパシタ、21 第1のインダクタ、22 第2のキャパシタ、25 第3のキャパシタ、26 第2のインダクタ、27 第3のインダクタ、28、30 マイクロストリップ線路、29 コンデンサ、57、58 反射回路。

【図2】



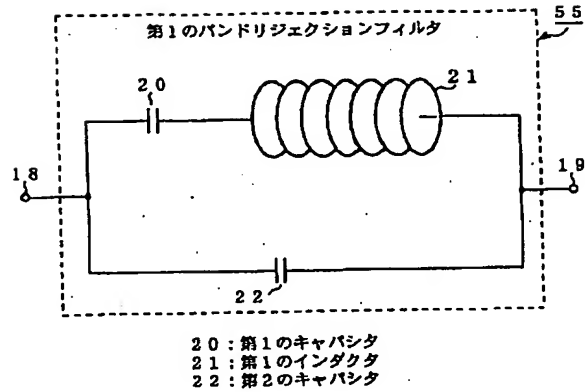
9、12：入力回路（入力側整合回路）
10、13：出力回路（出力側整合回路）

【図 3】

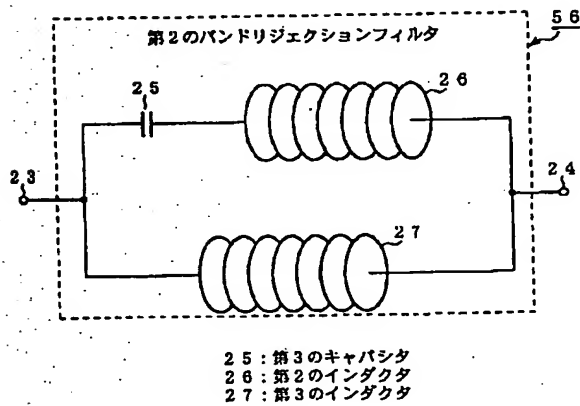


14, 16 : 入力回路 (入力側整合回路)
15, 17 : 出力回路 (出力側整合回路)

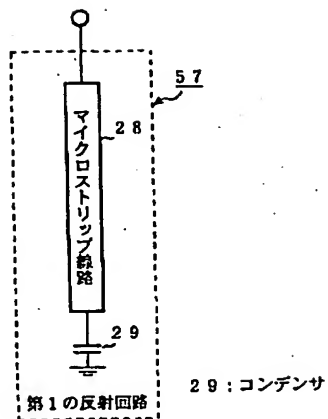
【図 4】



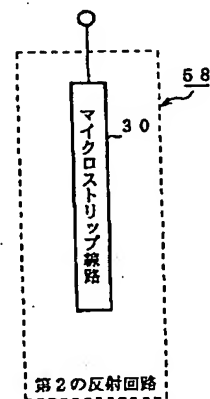
【図 5】



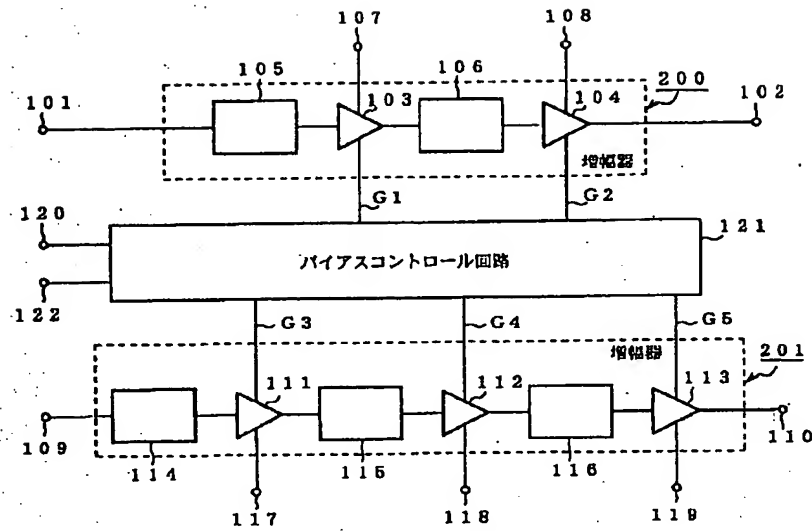
【図 6】



【図 7】



【図 8】



フロントページの続き

(51)Int.Cl.⁶

H03H 11/04

識別記号

F I

H03H 11/04

F